

Сокращение энергопотребления СФ-блоков посредством автоматизированного подбора оптимальных параметров проектирования

Е. С. Кочева¹, Н. В. Желудков², Е. В. Ткаченко³, Н. В. Желудков²,
К. А. Чумаков⁵, К. А. Петров⁶

¹ФГУ ФНЦ НИИСИ РАН,, Москва, Россия, kocheva@cs.niisi.ras.ru;

²ФГУ ФНЦ НИИСИ РАН, Москва, Россия, nvgel@cs.niisi.ras.ru;

³ФГУ ФНЦ НИИСИ РАН, Москва, Россия, etkachenko@cs.niisi.ras.ru;

⁴ФГУ ФНЦ НИИСИ РАН, Москва, Россия, eboris@cs.niisi.ras.ru;

⁵ФГУ ФНЦ НИИСИ РАН,, Москва, Россия, kchumak@cs.niisi.ras.ru;

⁶ФГУ ФНЦ НИИСИ РАН,, Москва, Россия, petrovk@cs.niisi.ras.ru

Аннотация. Исследована возможность применения метода автоматизированного подбора оптимальных параметров в процессе проектирования СФ-блоков для оптимизации их энергопотребления. В качестве объектов исследования использовались блок интерфейса ввода/вывода связи процессора и сопроцессора и блок целочисленного умножения-деления 64-разрядных чисел. Полученные результаты позволяют сделать вывод о целесообразности применения исследованного метода в маршруте проектирования СФ-блоков.

Ключевые слова: топологическое проектирование, СБИС, СФ-блок, Optuna, энергопотребление.

1. Введение

Развитие микропроцессорных систем направлено на решение поставленных вычислительных задач с максимальной эффективностью – минимальными затратами энергопотребления и стоимости. Энергоэффективность вычислительных систем выражается в соотношении затраченной энергии к максимальной производительности системы. Это делает энергопотребление одной из важнейших характеристик проектируемых микропроцессорных систем, в том числе на уровне отдельных СФ-блоков, из которых состоит микропроцессор.

Маршрут проектирования устройства включает в себя несколько этапов. Определяющим этапом маршрута для уже разработанной поведенческой модели СФ-блока является физическое проектирование на основе нетлиста, полученного на этапе логического синтеза.

В начале этапа физического проектирования топологии разработчику необходимо определить набор входных параметров (НВП) для САПР. Результатом проектирования является топология СФ-блока с набором выходных характеристик, основными из которых являются: энергопотребление, частота работы устройства, занимаемая на кристалле площадь.

Существует ряд входных параметров, оказывающих непосредственное влияние на итоговые характеристики проектируемого СФ-блока.

Примерами данных параметров являются: начальная плотность заполнения площади стандартными (библиотечными) ячейками, частота тактового сигнала, параметры сетки земли-питания, доступное число слоев металлизации для разводки и т. д.

Одним из примеров такого влияния является выходная частотная характеристика. Она в значительной степени определяется заданным в рамках НВП периодом тактового сигнала (входной параметр), в то время как об энергопотреблении (выходной параметр) сказать того же самого невозможно. Энергопотребление определяется совокупностью множества входных параметров в неявном виде.

Подбор оптимального НВП при проектировании топологии – процесс итеративный, что подразумевает, что разработчик многократно повторяет процедуру полного или частичного прохождения маршрута проектирования, подбирая оптимальный НВП в диапазонах, определяемых опытом разработчика. Опыт разработчика в данном случае заменяет полный перебор всего возможного диапазона НВП.

Проблематика решения данной задачи выражается в высокой ресурсоемкости, в том числе по времени, требуемому для полного перебора всех возможных вариантов НВП с учетом большой вариативности параметров.

Существует класс методов, позволяющих автоматизировать данный процесс путем замены

полного перебора НВП автоматизированным поиском. Это эвристические алгоритмы разной степени сложности, а также методы машинного обучения [1].

Использование метода автоматизированного подбора оптимальных параметров позволяет ранжировать эти параметры.

Для реализации метода автоматизированного подбора оптимальных параметров использовался фреймворк Optuna [2], представляющий собой фреймворк для автоматизированного поиска оптимального НВП для моделей машинного обучения. Также была определена функция числовой оценки характеристик спроектированной схемы, отражающая ключевые выходные характеристики спроектированной схемы.

В работе рассмотрена возможность применения данного метода в целях решения задач минимизации энергопотребления при проектировании СБИС с сохранением других основных выходных характеристик СФ-блока.

2. Метод автоматизированного подбора оптимальных параметров

Алгоритм, лежащий в основе метода автоматизированного подбора оптимальных параметров данного метода, представлен на рисунке 1.

Разработан управляющий сценарий (скрипт) запуска. Он представляет собой bash-скрипт (*.sh), позволяющий в автоматическом режиме запускать полный перебор входных параметров, а также в ручном режиме производить одиночные запуски маршрута проектирования, принимая на вход НВП, заданный извне. Данный скрипт также отвечает за формирование конфигурационного файла, содержащего имя блока и НВП для запуска САПР.

В целях автоматизации был использован унифицированный маршрут, который представляет собой набор скриптов (*.tcl) для прохождения каждого из этапов маршрута разработки топологии в САПР.

Для запуска алгоритма под управлением Optuna ранее был создан скрипт, позволяющий осуществлять запуски как последовательно (итерационно), так и параллельно.

По завершении каждой итерации прохождения маршрута проектирования посредством САПР производится выписка метрик, на основании которых рассчитывается числовая оценка выходных характеристик спроектированного блока с помощью Score-функции, представленной в формуле (1).

$$S = \alpha \operatorname{sigm}(clk_n) + \beta \operatorname{sigm}(pwr_n) + \gamma \operatorname{sigm}(area_n) + \eta \operatorname{sigm}(DRC_n), \quad (1)$$

где α , β , γ и η – коэффициенты влияния периода, потребляемой мощности, площади и числа DRC-нарушений соответственно; sigm – сигмоидальная функция; clk_n , pwr_n , $area_n$ и DRC_n – нормированные значения соответствующих выходных параметров.

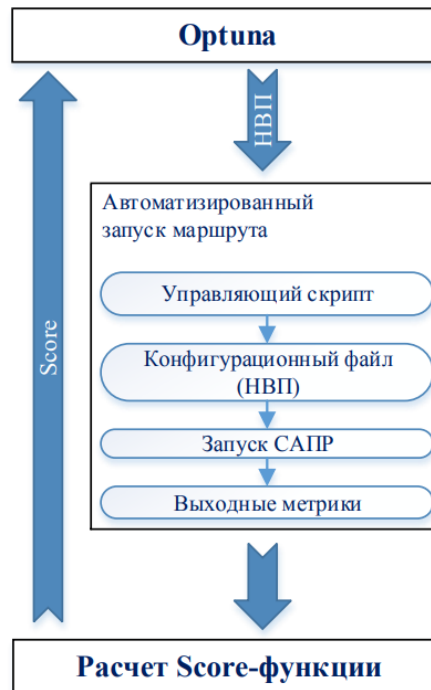


Рис. 1. Алгоритм автоматизированного проектирования на базе Optuna

Согласно Score-функции проводилась оценка оптимальности полученной схемы, где наименьшему значению соответствует схема с наилучшими выходными параметрами.

Дополнительно, в режиме поиска оптимального НВП есть возможность генерировать общий файл с информацией по всем запускам с возможностью экспорта в Excel (Report.log), а также файл, содержащий минимальное достигнутое значение Score-функции (Summary.log).

3. Параметры экспериментов

Для проведения анализа мощностных характеристик, а именно энергопотребления, были выбраны два блока, разрабатываемые ФГУ ФНЦ НИИСИ РАН по технологическим нормам 65 нм КМОП:

- `cr2k_pio` – блок интерфейса ввода/вывода связи процессора и сопроцессора (~1000 элементов);
- `int_mult_div` – блок целочисленного умножения-деления 64-разрядных чисел (~30000 элементов).

Выбор данных блоков обусловлен неболь-

шим размером, отсутствием внутренних макроблоков (массивов памяти и заказных блоков). Относительно небольшое количество внутренних элементов данных блоков обеспечивает малую длительность прохождения полного маршрута проектирования и возможность определения оптимального НВП в небольшие сроки.

3.1. Набор входных параметров

Был определен НВП, оказывающий влияние на ключевые характеристики проектируемого устройства (табл. 1).

Для проведения анализа мощностных характеристик в данной работе при расчете Score-функции согласно формуле (1) использовались следующие коэффициенты влияния:

$$\alpha = 1, \beta = 100, \gamma = 1 \text{ и } \eta = 1.$$

Превосходящий на два порядка коэффициент влияния мощности (β), относительно других коэффициентов, позволяет направить алгоритм оптимизации на минимизацию энергопотребления.

Таблица 1. Набор входных параметров

Параметр	Диапазон значений
Период тактового сигнала, нс	1-1,5; шаг 0,05
Максимальный фронт сигналов, нс	0,1-0,4; шаг 0,05
Плотность заполнения ячейками, %	40-70; шаг 5
Верхний металл для разводки	5-7; шаг 1
Ограничение на максимальную длину тактового сигнала	Да/Нет
Максимальная длина дерева тактового сигнала, нс	0,5-3; шаг 0,5
Особые правила для цепей тактового сигнала	Да/Нет
Экранирование цепей тактового сигнала	Нет/ одностороннее/ двустороннее

Типы ячеек с разным пороговым напряжением	svt, lvt, hvt
Типы ячеек дерева тактового сигнала	svt, lvt

4. Результаты экспериментов

На рисунках 2 и 3 представлены результаты поиска оптимального НВП (минимального значения Score-функции) посредством Optuna.

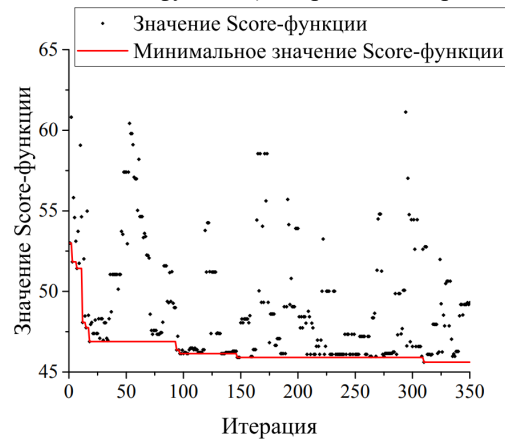


Рис. 2 – Результаты запуска фреймворка Optuna для блока cp2k_pio

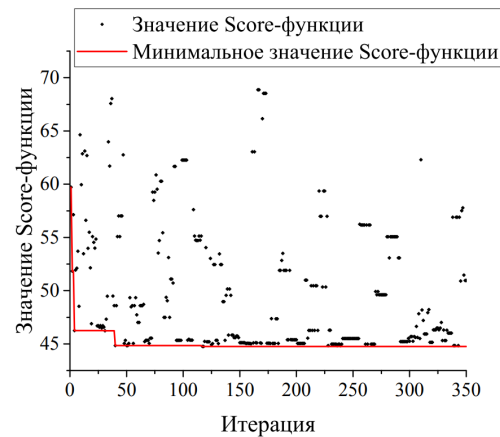


Рис. 3 – Результаты запуска фреймворка Optuna для блока int_mult_div_cpu

Точки соответствуют значению Score-функции в соответствии с номером итерации. Красная линия – индикатор минимального значения Score-функции, полученного за все предыдущие итерации.

Таблица 2. НВП при минимальном значении Score-функции для блока `sr2k_prio` и НВП, заданный разработчиком

Параметр	Optuna	Ручное
Значение Score-функции	45,61	45,85
Период тактового сигнала	1,45	1,50
Максимальный фронт сигналов, нс	0,3	0,3
Плотность заполнения ячейками, %	65	50
Верхний металл для разводки	7	7
Ограничение на максимальную длину тактового сигнала	Нет	Да
Максимальная длина дерева тактового сигнала, нс	—	3
Особые правила для цепей тактового сигнала	Нет	Да
Экранирование цепей тактового сигнала	Нет	Двустороннее
Типы ячеек с разным пороговым напряжением	hvt	hvt
Типы ячеек дерева тактового сигнала	svt	svt

Для блока `sr2k_prio` минимальное значение Score-функции (45,61) было достигнуто на 310 итерации (рис. 2) с НВП, представленным в таблице 2, наряду с НВП, заданным разработчиком.

Для блока `int_mult_div_cpu` минимальное значение Score-функции (44,76) было достигнуто

на 117 итерации (рис. 3) с НВП, представленным в таблице 3, наряду с НВП, заданным разработчиком.

Таблица 3. НВП при минимальном значении Score-функции для блока `int_mult_div_cpu` и НВП, заданный разработчиком

Параметр	Optuna	Ручное
Значение Score-функции	44,76	51,25
Период тактового сигнала	1,45	1,50
Максимальный фронт сигналов, нс	0,15	0,3
Плотность заполнения ячейками, %	65	50
Верхний металл для разводки	7	7
Ограничение на максимальную длину тактового сигнала	Нет	Да
Максимальная длина дерева тактового сигнала, нс	—	3
Особые правила для цепей тактового сигнала	Нет	Да
Экранирование цепей тактового сигнала	Нет	Двустороннее
Типы ячеек с разным пороговым напряжением	lvt	hvt
Типы ячеек дерева тактового сигнала	lvt	svt

В таблице 4 представлено сравнение полученных ключевых выходных параметров для каждого из блоков при запуске с НВП, предлагаемым разработчиком и при запуске с оптимальным НВП, полученным в Optuna.

Таблица 4. Сравнение выходных параметров для блоков int_mult_div_cpu и cp2k_pio

	int_mult_div_cpu			cp2k_pio		
	Optuna	Разработчик	Разница	Optuna	Разработчик	Разница
Площадь (мм ²)	0,0088	0,2837	-23%	0,0068	0,0088	-23%
Мощность (мВт)	150,87	215,12	-30%	7,04	7,10	-1%
Частота (МГц)	680,7	374,7	+45%	704,2	671,1	+5%

4. Заключение

Исследован метод автоматизированного подбора оптимальных параметров в процессе проектирования СФ-блоков, для оптимизации их энергопотребления. Проведено сравнение результатов использования метода автоматизированного подбора оптимальных параметров с помощью фреймворка Optuna с результатами, полученных со среднестатистическим набором входных параметров. Использование метода позволило сократить энергопотребление блока cp2k_pio на 1%, а блока int_mult_div_cpu – на 30%. Незначительный выигрыш по энергопотреблению для блока cp2k_pio по сравнению с блоком int_mult_div_cpu обусловлен малыми размерами блока. При этом достигнуто сокращение площади каждого из блоков на 23%. Приrost частотных характеристик, составил 5% и

45% для блоков cp2k_pio и int_mult_div_cpu соответственно.

Полученные результаты позволяют сделать вывод о целесообразности применения исследованного метода в процессе проектирования СФ-блоков, так как полученные результаты однозначно лучше результатов ручного проектирования.

Дальнейших исследований требуют вопросы проектирования СФ-блоков большего размера, а также сравнительная оценка затрат вычислительных и трудовых ресурсов на ручное проектирование и проектирование автоматизированными методами.

Публикация выполнена в рамках государственного задания ФГУ ФНЦ НИИСИ РАН по теме FNEF-2022-0008.

Power Consumption of VLSI IP-Blocks by Means of Automated Selection of Optimal Design Parameters

E. S. Kocheva, N. V. Zheludkov, E. V. Tkachenko, B. E. Evlampiev,
K. A. Chumakov, K. A. Petrov

Abstract. The possibility of using the method of automated selection of optimal parameters in the process of designing IP-blocks to optimize their energy consumption is investigated. The I/O interface unit of the processor and coprocessor communication and the unit of integer multiplication-division of 64-bit numbers were used as objects of research. The results obtained allow us to conclude that it is expedient to use the investigated method in the design route of IP blocks.

Keywords: topological design, VLSI, IP-block, Optuna, power consumption

Литература

1. Jinwook Jung., Andrew B. Kahng. METRICS2.1 and Flow Tuning in the IEEE CEDA Robust Design Flow and OpenROAD // 2021 IEEE/ACM International Conference On Computer Aided Design (ICCAD), 2021.
2. Takuya Akiba, Shotaro Sano, Toshihiko Yanase, Takeru Ohta, Masanori Koyama. Optuna: A Next-generation Hyperparameter Optimization Framework // The 25th ACM SIGKDD International Conference, 2019. C. 2623-2631.